

М.К. Буза

АРХИТЕКТУРА КОМПЬЮТЕРОВ

*Утверждено Министерством образования Республики Беларусь
в качестве учебника для студентов специальностей
«Информатика», «Прикладная математика»,
«Вычислительные машины, системы и сети»
учреждений, обеспечивающих получение
высшего образования*



МИНСК 000 «НОВОЕ ЗНАНИЕ» 2006

УДК 681.3(075.8)
ББК 32.988я73
Б90

Рецензенты:

кафедра численных методов и программирования
Белорусского государственного университета
информатики и радиоэлектроники;
доктор технических наук, старший научный сотрудник
Объединенного института проблем информатики *С.Ф. Литвицкий*

Буза, М.К.
Б90 **Архитектура компьютеров : учеб. / М.К. Буза. — Минск :
Новое знание, 2006. — 559 с. : ил.
ISBN 985-475-229-1.**

Изложены теоретические основы построения современных вычислительных систем. Приведены примеры существующих и перспективных архитектурных решений. Рассмотрены направления развития высокопроизводительной техники. Материал подготовлен в полном соответствии с учебной программой дисциплины «Архитектура вычислительных систем». Отдельные главы можно использовать при изучении смежных курсов «Операционные системы», «Системы параллельного действия», «Проектирование процессорной обработки» и т.д.

Для студентов вузов, обучающихся по специальностям «Информатика», «Прикладная математика», «Вычислительные машины и сети». Будет полезен специалистам в области системного программирования, информатики и всем, кто заинтересован в разработке эффективных программных проектов.

**УДК 681.3(075.8)
ББК 32.988я73**

ISBN 985-475-229-1

© Буза М.К., 2006
© Оформление. ООО «Новое знание», 2006

Оглавление

Предисловие	3
Введение	6
Список основных сокращений	14
Глава 1. Два подхода к понятию «архитектура»	17
1.1. Вычисления в компьютерах	19
1.2. Архитектура как набор взаимодействующих компонент	25
1.3. Архитектура как интерфейс между уровнями физической системы	31
1.4. Семантический разрыв	36
1.5. Анализ архитектурных принципов фон Неймана	42
1.6. Способы совершенствования архитектуры	45
1.7. RISC- и CISC-архитектура	51
1.8. Функционирование управляющего компьютера	60
Упражнения	63
Глава 2. Конвейеризация	64
2.1. Конвейерная обработка	65
2.2. Классификация конфликтов по данным	68
2.3. Предикация	72
2.4. Конвейерные системы	79
Упражнения	82
Глава 3. Организация памяти	83
3.1. Иерархия памяти	83
3.2. Регистровая память	84
3.3. Организация кэш-памяти	86
3.4. Концепция виртуальной памяти	95
3.5. Оперативные и постоянные запоминающие устройства	100
3.6. Дополнительная память	104

3.7. Управление памятью	107
Упражнения	111
Глава 4. Компьютерные сети	112
4.1. Эталонная модель сети	115
4.2. Топология локальных сетей	121
4.3. Примеры различных типов шин	127
4.4. Простое средство связи в сетях (шина)	136
4.5. Сетевые технологии (LAN/WAN)	146
Упражнения	157
Глава 5. Кодирование данных в компьютерах	158
5.1. Формы чисел с фиксированной и плавающей точкой	158
5.2. Помехозащищенные коды	161
5.3. Сравнительные характеристики корректирующих кодов	170
5.4. Кодирование данных с симметричным представлением цифр	177
5.5. Кодирование данных в системах с отрицательным основанием	180
5.6. Кодирование данных с помощью вычетов	186
5.7. Стандарт IEEE 754	199
Упражнения	201
Глава 6. Микропроцессоры	203
6.1. Методы адресации и типы команд	204
6.2. Компьютеры со стековой архитектурой	206
6.3. Процессоры с микропрограммным управлением	212
6.4. Процессоры с архитектурой 80x86 и Pentium	218
6.5. Особенности процессоров с архитектурой SPARC компании Sun Microsystems	228
6.6. Процессоры PA-RISC компании Hewlett Packard	235

6.7. Процессор MC 88110 компании Motorola	242
6.8. Архитектура MIPS компании MIPS Technology	244
6.9. Особенности архитектуры Alpha компании DEC	250
6.10. Особенности архитектуры POWER	256
6.11. Современные микропроцессоры	265
Упражнения	266
Глава 7. Взаимодействие и управление процессами	268
7.1. Понятие процесса и состояния	269
7.2. Графическое представление процессов	271
7.3. Управление процессами в многопроцессорном компьютере	273
7.4. Управление процессами в однопроцессорном компьютере	275
7.5. Форматы таблиц процессов	276
7.6. Синхронизация процессов	278
7.7. Операции <i>P</i> и <i>V</i> над семафорами	280
7.8. Почтовые ящики	282
7.9. Монитор Хоара	283
7.10. Проблема тупиков	284
7.11. Тупик в случае повторно используемых ресурсов	285
7.12. Организация системы прерывания	287
Упражнения	301
Глава 8. Последовательные и параллельные процессы	304
8.1. Предпосылки создания систем параллельного действия	308
8.2. Отношение предшествования процессов	311
8.3. Типы параллелизма	313
8.4. Информационные модели	316
8.5. Программное обеспечение для мультимпьютеров	324
8.6. Повышение эффективности функционирования компьютеров	328

8.7. Вычислительные парадигмы	334
8.8. Методы коммуникации	335
8.9. Алгоритмы выбора маршрутов для доставки сообщений	337
8.10. Метрика аппаратного и программного обеспечения	338
8.11. Классификация компьютеров	340
8.12. Некоторые модели параллельных программ	344
8.13. Формальная модель программ на сетях Петри	350
Упражнения	358
Глава 9. Системы параллельного действия	360
9.1. Вычислительные системы и многомашинные комплексы на базе однопроцессорных компьютеров	360
9.2. Многопроцессорный вычислительный комплекс Эльбрус ...	366
9.3. Матричные компьютеры	372
9.4. Концепции вычислительных систем с комбинированной структурой	374
9.5. Архитектура типа гиперкуб	377
9.6. Нейрокомпьютеры	379
9.7. Процессоры с архитектурой VLIW	390
9.8. Поточковые компьютеры	394
Упражнения	402
Глава 10. Коммуникационные технологии	403
10.1. Коммутаторы вычислительных систем	403
10.2. Коммуникационная среда SCI	411
10.3. Коммуникационная среда MYRINET	425
Упражнения	430
Глава 11. Языки описания параллельных процессов	431
11.1. Основные подходы к проектированию языков параллельного программирования	432
11.2. Примеры языков параллельного программирования	436

11.3. Преобразование последовательных программ в последовательно-параллельные	481
11.4. Распределение задач по процессорам	486
11.5. Планирование в мультипрограммных системах	488
Упражнения	496
Глава 12. Сжатие и защита данных	498
12.1. Сжатие данных	499
12.2. Методы защиты информации	510
12.3. Контроль данных	522
Упражнения	530
Приложение 1. Языки параллельного программирования	532
Приложение 2. Пример программы на MPI	536
Приложение 3. Современные суперкомпьютеры из TOP500	540
Приложение 4. Кластеры семейства СКИФ	546
Приложение 5. Микропроцессоры AMD за 2000–2006 годы	551
Литература	552

Предисловие

Современное состояние компьютерных наук характеризуется интенсивным и многоплановым развитием, в связи с чем отсутствует строгое и обоснованное разделение на самостоятельные учебные дисциплины.

Компьютерные науки прошли путь от создания языков программирования до цельной системы знаний, в том числе воплощенных в серию учебных дисциплин, преподаваемых в университетах — проектирование и анализ алгоритмов, базы данных, архитектура компьютеров, операционные системы, компьютерные сети, компиляторы и т.д.

Дисциплина «Архитектура компьютеров» изучает внутреннюю организацию вычислительной системы, знание которой позволяет программистам рационально использовать ресурсы системы и проектировать эффективные программы.

Существенные успехи в развитии технологий проектирования средств вычислительной техники, программного обеспечения и его надежности, инструментариев и методов инжиниринга, аттестации и верификации программных проектов, а также постоянно расширяющийся спектр приложений вычислительной техники и программного обеспечения привели к пересмотру и развитию существующих и созданию новых архитектурных решений компьютеров. Вместо монопольной концепции последовательного исполнения операций появились и реализованы идеи совместной, параллельной и распределенной обработки данных. Одновременно с однопроцессорными компьютерами, базирующимися на принципах фон Неймана, используются многопроцессорные, конвейерные и параллельные архитектуры.

Концепции RISC (Reduced Instruction Set Computer)-процессоров, воплотивших сокращенный набор регистровых команд, реализованы в реальных компьютерах многочисленными фирмами наряду с традиционными компьютерами на CISC (Complete Instruction Set Computer)-процессорах.

Большое развитие получили компьютеры с VLIW (Very Long Instruction Word)-архитектурой, позволившей ускорить процесс обработки за счет упаковки в одну связку нескольких команд, масштабируемости, предикации, загрузки по предположению, применения тегов и дескрипторов.

Широкое распространение получают векторно-конвейерные компьютеры, массово-параллельные компьютеры с распределенной памятью, компьютеры с кластерной архитектурой, позволяющей достигать практически неограниченной производительности. Все эти решения требуют соответствующего осмысления и выбора, чему в немалой степени способствует предлагаемая книга. Одна из ее целей — проследить путь от компьютеров фон Неймана, их программного обеспечения и концептуальных идей через семантический разрыв между существующими архитектурными решениями, созданными и формирующимися идеями, реализованными в различном окружении пользователей компьютеров, до их совершенствования и создания новых архитектурных ансамблей.

Это издание о теоретических аспектах и реальных архитектурах, воплощенных в действующих вычислительных системах и способствующих развитию существующих архитектурных решений и генерации новых идей в этой области.

Базируясь на понятии процесса, в книге рассмотрены ключевые теоретические решения, многие из которых присутствуют в большинстве современных вычислительных систем. Для изучения дисциплины необходимы знания в области структур компьютеров, в проектировании программ и начальные сведения по операционным системам.

Учебник содержит 12 глав, каждая из которых представляет отдельный интерес, что дает возможность включать некоторые главы в смежные курсы: «Операционные системы», «Компьютерные сети», «Системы параллельного действия», «Проектирование процессорной обработки» и т.д. Это позволяет читать книгу, не придерживаясь порядка, предложенного автором.

Материал подготовлен в полном соответствии с учебной программой дисциплины «Архитектура вычислительных систем» для высших учебных заведений Республики Беларусь.

Список литературы в основном содержит работы зарубежных авторов, что свидетельствует об отсутствии соответствующей отечественной учебной литературы в данной предметной области.

Учебник ориентирован на студентов вузов, специализирующихся в области системного программирования, разработки эффективных программных проектов, особенно операционных систем, а также на

разработчиков новых архитектурных решений. Отдельные главы могут быть полезны специалистам смежных областей информатики и занимающихся проектированием эффективных приложений в соответствующей предметной области.

Автор выражает глубокую благодарность рецензентам: доктору физико-математических наук, профессору А.К. Сеницыну (Белорусский государственный университет информатики и радиоэлектроники), доктору технических наук, профессору С.Ф. Липницкому (Объединенный институт проблем информатики НАН Беларуси) за полезные замечания и рекомендации, способствующие улучшению содержания книги.

Автор с благодарностью примет пожелания и предложения читателей книги и просит направлять их по адресу: 220080, г. Минск, пр. Независимости, 4, к. 243.

Введение

В настоящее время развитие любой страны невозможно без компьютеризации всех сфер деятельности. От скорости и полноты обработки и передачи информации зависят успехи не только в научной, образовательной, экономической деятельности, но и в сфере политики и защиты государственных интересов, в совокупности способствующих устойчивому развитию страны. Важная роль в этом процессе принадлежит суперкомпьютерам, производительность которых возрастала в последнее время на порядок за каждое пятилетие. К ним относят компьютеры (как правило, с параллельной архитектурой), суммарная производительность которых составляет от 10 до 1000 Гфлопс, с оперативной памятью в несколько десятков терабайт (Тбайт).

Рассмотрим на примерах основные параметры машин этого класса.

CRAY T932, векторно-конвейерный компьютер фирмы CRAY Research Inc (в настоящее время это подразделение Silicon Graphics). Выпускается с 1996 года. Максимальная производительность одного процессора — около 2 миллиардов операций в секунду, оперативная память наращивается до 8 Гбайт, дисковое пространство — до 256 000 Гбайт (то есть 256 Тбайт). Компьютер в максимальной конфигурации содержит 32 идентичных процессора, работающих над общей памятью, поэтому максимальная производительность всей вычислительной системы составляет более 60 миллиардов операций в секунду.

IBM SP2, массово-параллельный компьютер фирмы IBM (иногда такие компьютеры называют компьютерами с массовым параллелизмом) строится на основе стандартных микропроцессоров POWERPC 604e или POWER2 SC, соединяемых высокоскоростным коммутатором, причем каждый из процессоров имеет свою локальную оперативную память и дисковую подсистему. В частности, максимальная система, установленная в Pacific Northwest National Laboratory (Richland, USA), содержит 512 процессоров. Исходя из числа процессоров можно представить суммарную мощность всей вычислительной системы.

Среди **суперкомпьютеров с массовым параллелизмом** можно выделить **Intel Red** с пиковой производительностью 4 терафлопс и **IBM White** — 12 терафлопс.

HP Exemplar, компьютер с кластерной архитектурой фирмы Hewlett-Packard. Например, модель V2250 (класс V) построена на основе мик-

ропроцессора PA-8200, работающего с тактовой частотой 240 МГц. До 16 процессоров можно объединить в рамках одного узла с общей оперативной памятью до 16 Гбайт. В свою очередь узлы в рамках одной вычислительной системы соединяются между собой высокоскоростными каналами передачи данных.

ASCI RED — один из самых мощных компьютеров. Построенный по заказу Министерства энергетики США, он объединяет 9152 процессора Pentium Pro, имеет 600 Гбайт оперативной памяти и общую производительность 1800 миллиардов операций в секунду.

Компания Linux Networks создала высокопроизводительный **кластерный Linux-суперкомпьютер** с 1323 процессорами для Министерства обороны США.

Кластер Evolocity II предназначен для центра U.S.Army Research Laboratory Major Shared Center и будет использоваться при проектировании новых видов вооружений, расчета динамики движения снарядов в различных погодных условиях, оценки живучести техники в условиях ведения боевых действий. Данная система, работа над которой завершена в 2004 году, состоит из 1066 узлов, каждый из них оснащен двумя процессорами Intel Xeon с тактовой частотой 3,6 ГГц и оперативной памятью в 2 Гбайт. Процессоры имеют 64-разрядные расширения.

Возникает естественный вопрос: при решении каких задач требуется применение суперкомпьютеров?

Чтобы оценить сложность решаемых на практике задач, возьмем конкретную предметную область, например оптимизацию процесса добычи нефти. Пусть имеется подземный нефтяной резервуар с некоторым числом пробуренных скважин. По одним скважинам на поверхность откачивается нефть, по другим — в резервуар закачивается вода. Требуется смоделировать ситуацию в данном резервуаре, чтобы оценить запасы нефти, определить необходимость дополнительных скважин, объем закачиваемой воды и т.п.

Примем упрощенную схему, при которой моделируемая область отображается кубом, однако и такой схемы будет достаточно для оценки числа необходимых для моделирования арифметических операций. Разумные размеры куба, при которых можно получить правдоподобные результаты, составляют $100 \times 100 \times 100$ точек. В каждой точке куба

требуется вычислить от 5 до 20 функций: три компонента скорости, давление, температуру, концентрацию компонент (вода, газ и нефть — это минимальный набор компонент, в более реальных моделях рассматривают, например, различные фракции нефти). При этом значения функций находятся как решение нелинейных уравнений, что требует от 200 до 1000 арифметических операций. И, наконец, если исследуется нестационарный процесс, то есть нужно определить поведение системы во времени, то расчеты осуществляются от 100 до 1000 шагов по времени.

В результате имеем:

10^6 (точек сетки) · 10(функций) · 500(операций) · 500(шагов по времени) = $2,5 \cdot 10^{12}$,

то есть 2500 миллиардов арифметических операций для выполнения одного лишь расчета!!! Если же учесть необходимость изменения параметров модели, отслеживания ситуации при изменении входных данных, многократности расчетов — все это накладывает очень жесткие требования на производительность используемых вычислительных систем.

Примеры использования суперкомпьютеров можно найти в космических и геологических исследованиях, автомобилестроении, фармакологии, прогнозе погоды и моделировании изменения климата, сейсморазведке и т.д.

Первый компьютер EDSAC (1949 год) со временем такта 2 микросекунды (мкс) мог выполнить в среднем 100 арифметических операций в секунду, а суперкомпьютер CRAY C90 имеет время такта около 4 наносекунд (нс), с пиковой производительностью около 1 миллиарда арифметических операций в секунду.

Производительность компьютеров за этот период выросла приблизительно в **десять миллионов** раз. Уменьшение времени такта является прямым способом увеличения производительности, однако рост этой составляющей (с 2 мкс до 4 нс) в общем объеме обеспечивает рост производительности лишь в 500 раз. Остальной рост производительности приходится на новые архитектурные решения, среди которых значительное место занимает принцип параллельной обработки данных.

Параллельная обработка данных определяется **конвейерностью** и **собственно параллельностью**.

Идея **конвейерной обработки** заключается в выделении отдельных этапов выполнения общей операции, причем результат работы каждого этапа передается следующему с одновременным приемом новой порции входных данных. В результате увеличение скорости обработки данных происходит за счет совмещения операций, раньше разнесенных во времени.

Проанализируем историю основных нововведений в архитектуре процессоров.

* IBM 701 (1953 год), IBM 704 (1955 год): разрядно-параллельная память, разрядно-параллельная арифметика. Первые компьютеры (EDSAC, EDVAC, UNIVAC) имели разрядно-последовательную память, из которой слова считывались последовательно бит за битом. Первым компьютером, использующим разрядно-параллельную память и разрядно-параллельную арифметику, стал IBM 701, а наибольшую популярность получила модель IBM 704, в которой впервые была применена память на ферритовых сердечниках и аппаратное арифметическое устройство (АУ) с плавающей точкой.

* IBM 709 (1958 год): независимые процессоры ввода/вывода. Процессоры первых компьютеров сами управляли вводом/выводом. Однако скорость работы самого быстрого внешнего устройства — магнитной ленты — была в 1000 раз меньше быстродействия процессора, поэтому во время операций ввода/вывода процессор фактически простаивал. В 1958 году к компьютеру IBM 704 присоединили шесть независимых процессоров ввода/вывода, которые могли работать параллельно с основным процессором, а сам компьютер переименовали в IBM 709.

* IBM STRETCH (1961 год): опережающий просмотр вперед, расслоение памяти. Компьютер STRETCH имеет две принципиально важные особенности: опережающий просмотр вперед для выборки команд и расслоение памяти на два банка для согласования низкой скорости выборки из памяти и скорости выполнения операций.

* ATLAS (1963 год): конвейер команд. Впервые конвейерный принцип выполнения команд был использован в машине ATLAS, разработанной в Манчестерском университете. Выполнение команд разбито на четыре стадии: выборка команды, вычисление адреса операнда, выборка операнда и выполнение операции. Конвейеризация позволила уменьшить время выполнения команд с 6 мкс до 1,6 мкс. Этот

компьютер оказал огромное влияние как на архитектуру ЭВМ, так и на программное обеспечение. В нем впервые применена мультипрограммная операционная система (ОС), основанная на использовании виртуальной памяти и системы прерываний.

* CDC 6600 (1964 год): независимые функциональные устройства. Фирма Control Data Corporation (CDC) при непосредственном участии одного из ее основателей, Сеймура Р. Крэя (Seymour R. Cray), выпустила компьютер CDC 6600 — первый компьютер, в котором использовалось несколько независимых функциональных устройств. Приведем некоторые параметры компьютера:

- время такта 100 нс,
- производительность 2–3 миллиона операций в секунду,
- оперативная память разбита на 32 банка 60-разрядных слов по 4096 слов в каждом;
- цикл памяти 1 мкс,
- 10 независимых функциональных устройств.

* CDC 7600 (1969 год): конвейерные независимые функциональные устройства (ФУ). CDC выпускает компьютер CDC7600 с восемью независимыми конвейерными функциональными устройствами — сочетание параллельной и конвейерной обработки. Основные параметры:

- время такта 27,5 нс,
- производительность 10–15 миллионов операций в секунду,
- восемь конвейерных функциональных устройств,
- двухуровневая память.

* ILLIAC IV (1974 год): матричные процессоры. Проектировалось 256 процессорных элементов (ПЭ), включающих 4 квадранта по 64 ПЭ, возможность реконфигурации — 2 квадранта по 128 ПЭ или 1 квадрант из 256 ПЭ, время такта — 40 нс, производительность — 1 Гфлопс. Реально реализована матрица из 64 ПЭ, все элементы которой работали в синхронном режиме, выполняя в каждый момент времени одну и ту же команду, поступившую от устройства управления (УУ), но над своими данными; ПЭ имел собственное арифметико-логическое устройство (АЛУ) с полным набором команд. Оперативная память (ОП)

содержала 2К слов по 64 разряда, цикл памяти 350 нс, каждый ПЭ имел непосредственный доступ только к своей ОП. Сеть пересылки данных — двумерный тор со сдвигом на единицу на границе по горизонтали.

Стоимость проекта оказалась в четыре раза выше планируемой. Реализован лишь 1 квадрант с тактом 80 нс, реальная производительность составила до 50 Мфлопс. Проект оказал огромное влияние на архитектуру последующих машин, построенных по схожему принципу, в частности на PEPE, BSP, ICL, DAP.

* CRAY 1 (1976 год): векторно-конвейерные процессоры. Компания Cray Research в 1976 году выпускает первый векторно-конвейерный компьютер CRAY 1, имеющий время такта 12,5 нс, 12 конвейерных функциональных устройств, пиковая производительность составляет 160 миллионов операций в секунду, оперативная память — до 1 М слов (слово — 64 разряда), цикл памяти — 50 нс.

Главным новшеством проекта является введение векторных команд, работающих с целыми массивами независимых данных и позволяющих эффективно использовать конвейерные функциональные устройства.

Иерархия памяти прямого отношения к параллелизму не имеет, однако, безусловно, относится к тем особенностям архитектуры компьютеров, которые имеют важное значение для повышения их производительности (сглаживание различий между скоростью работы процессора и временем выборки из памяти). Основные уровни: регистры, кэш-память, оперативная память, дисковая память. Время выборки по уровням (от дисковой памяти к регистрам) уменьшается, стоимость в пересчете на 1 слово (байт) растет. В настоящее время подобная иерархия поддерживается даже на персональных компьютерах.

Современная высокопроизводительная техника развивается по **четырем** основным направлениям.

1. **Векторно-конвейерные компьютеры.** Особенностью таких машин являются, во-первых, конвейерные функциональные устройства и, во-вторых, набор векторных инструкций в системе команд. В отличие от традиционного подхода векторные команды оперируют целыми массивами независимых данных, что позволяет эффективно загружать доступные конвейеры.

2. **Массово-параллельные компьютеры с распределенной памятью.** Идея построения компьютеров этого класса проста — серийные микропроцессоры снабжаются локальной памятью и соединяются посредством некоторой коммуникационной среды. Они обладают свойством масштабируемости. Недостатком таких компьютеров является то, что межпроцессорное взаимодействие намного медленнее, чем локальная обработка данных самими процессорами.

Сюда же можно отнести и сети компьютеров, которые все чаще рассматриваются как дешевая альтернатива очень дорогим суперкомпьютерам.

3. **Параллельные компьютеры с общей памятью.** Вся оперативная память таких компьютеров разделяется между несколькими одинаковыми процессорами. Это снимает проблемы предыдущего класса, но добавляет новые: число процессоров, имеющих доступ к общей памяти, по чисто техническим причинам нельзя сделать достаточно большим.

4. **Компьютеры с кластерной архитектурой.** Это направление, строго говоря, представляет собой комбинацию трех предыдущих. Из нескольких процессоров (традиционных или векторно-конвейерных) и общей для них памяти формируется вычислительный узел. Если полученной вычислительной мощности недостаточно, то несколько узлов объединяются высокоскоростными каналами.

Данное направление признано наиболее перспективным. В странах СНГ в этом направлении работают Объединенный институт проблем информатики (НАН Беларуси), Институт проблем информатики РАН, МГУ им. М.В. Ломоносова, Белорусский государственный университет, НИИ многопроцессорных вычислительных систем (Таганрог), Сибирский государственный университет телекоммуникаций и информатики (Новосибирск) и др.

Влияние многопроцессорных компьютеров на скорость обработки данных может быть выражено законом Амдала.

Предположим, что в программе доля операций, которые нужно выполнять последовательно, равна f , где $0 \leq f \leq 1$ (при этом доля понижается по числу операций в процессе выполнения).

Предельные случаи в значениях f соответствуют полностью параллельным ($f = 0$) и полностью последовательным ($f = 1$) программам.

Для того чтобы оценить, какое ускорение S может быть получено на компьютере из p процессоров при данном значении f , можно воспользоваться законом Амдала:

$$S \leq \frac{1}{f + (1-f)/p}.$$

Если 9/10 программы исполняются параллельно, а 1/10 по-прежнему последовательно, то ускорения более чем в 10 раз получить в принципе невозможно вне зависимости от качества реализации параллельной части кода и числа используемых процессоров.

Обратная задача: какую часть кода надо выполнить эффективно, чтобы получить заданное ускорение? Ответ можно найти в следствии из закона Амдала: чтобы уменьшить время выполнения программы в q раз, необходимо ускорить в q и более раз не менее чем $(1 - 1/q)$ -ю часть программы. Следовательно, чтобы ускорить программу в 100 раз по сравнению с ее последовательным вариантом, необходимо получить ускорение, большее или равное 100, не менее чем на 99,99 % программного кода.

Для того чтобы вычислительная система работала с максимальной эффективностью на конкретной программе, необходимо тщательное согласование структуры программы и ее алгоритма с особенностями архитектуры вычислительной системы.



Буза Михаил Константинович

Доктор технических наук, профессор кафедры математического обеспечения ЭВМ Белорусского государственного университета.

Автор более 180 публикаций, в том числе 10 книг, в области математики и информатики.

Научные интересы: архитектура вычислительных систем, параллельный процессинг, кодирование информации.

Читал лекции в Софийском (Болгария) , Дамасском (Сирия), Краковском (Польша) университетах.

Действительный член (академик) Международной академии информатизации.

Учебное издание

Буза Михаил Константинович

Архитектура компьютеров

Учебник

Редактор *Б.С. Славин*

Художник обложки *С.В. Ковалевский*

Компьютерная верстка *С.И. Лученок*

Корректор *К.А. Степанова*

Подписано в печать с готовых диапозитивов 31.08.2006.

Формат 60×84 $\frac{1}{16}$. Бумага газетная. Гарнитура Ньютон.

Печать офсетная. Усл. печ. л. 32,55. Уч.-изд. л. 29,5.

Тираж 2010 экз. Заказ №

Общество с ограниченной ответственностью «Новое знание».

ЛИ № 02330/0133439 от 30.04.2004. Минск, пр. Пушкина, д. 15, ком. 16.

Почтовый адрес: 220050, Минск, а/я 79.

Телефон/факс: (10-375-17) 211-50-38. E-mail: nk@wnk.biz

В Москве:

Москва, Колодезный пер., д. 2а.

Телефон (495) 234-58-53. E-mail: ru@wnk.biz

<http://wnk.biz>

ГУП РК «Республиканская типография им. П.Ф. Анохина».

185005, г. Петрозаводск, ул. Правды, 4.